

電子走査アンテナ用移相器

加藤貴敏, 田中雄一, 上田博之, 野毛宏, 西川訓利, 佐藤和夫

Phase Shifters for Phased Array Antennas

Takatoshi Kato, Yuichi Tanaka, Hiroyuki Ueda,
Hiroshi Noge, Kunitoshi Nishikawa, Kazuo Sato

要 旨

移動体衛星通信用電子走査アンテナを実現するにあたり移相器はその特性・構成を決定する重要な部分の一つであり、当所では2種類の3ビット移相器の開発を行ってきた。

まず低挿入損失移相器を得るためPINダイオードを用いた線路切替形移相器についてその回路構成およびバイアス回路の検討を行った。その結果挿入損失1.3dB以下、位相誤差 $\pm 15^\circ$ 以内という、高い利得を持つ電子走査アンテナを実現するに十分な低挿入損失特性を得た。

さらに、単純化・低消費電力化をめざしバイアス回

路の不要なGaAsFETを用いた移相器の検討を行った。移相器の挿入損失の低減のためFETのデバイス構造の改良を行い、オン/オフともに従来より挿入損失の低いFETを得ることができた。さらにFETの特徴を生かすように移相器の回路構成にも検討を加え、50mm×60mmと小形で挿入損失が1.9dB以下の反射形移相器を実現した。こうして本GaAsFET移相器を使った単純構成で低消費電力の電子走査アンテナの可能性を示すことができた。

Abstract

Two types of 3-bit phase shifters for phased array antennas are developed. One is a switched line type with PIN diodes and the other is a reflection type with GaAs FET's.

The PIN diode phase shifter is developed to achieve a low loss by optimum design of the RF and bias circuits. As a result, the insertion loss is 1.3dB maximum and the phase error is less than 15 degrees. These characteristics are good enough to make high gain phased array antennas.

The FET phase shifter has advantages, such as simple bias circuit and low power consumption because the FET is

switched by only the DC voltage at a gate isolated from the RF line. So we have developed a low loss switching FET, and designed a reflection type phase shifter which consists of a interdigitated coupler and the phase shift circuit with the developed FET. As a result, the insertion loss is 1.9dB maximum and the size is 50mm×60mm. The phase shifter has simple configuration suitable for simple and thin phased array antennas.

キーワード

電子走査アンテナ, 移相器, バイアス回路, PINダイオード, GaAsFET

1. はじめに

移動体衛星通信に使用する電子走査アンテナにおいてビームを走査するための給電回路は重要な構成要素であり、中でも移相器はアンテナの特性と構成の両面にわたって大きく影響を与えるため各方面で精力的に検討されている^{1,2)}。

当所では前報で報告したように2タイプの電子走査アンテナの試作を行ってきた。タイプ1³⁾はトップレベルの電気特性をめざす目的で、タイプ2は薄形、回路の簡素化の可能性を探る目的でそれぞれ検討を行った。それぞれのアンテナの目的に合わせ移相器の目標仕様をTable 1のように設定した。

タイプ1に使用する移相器は、スイッチ素子として低損失なPINダイオードを用い、挿入損失を極力低減することを主眼において構成検討を行った。加えて自動車に搭載するのに必要なアンテナの薄形化を実現するためにアンテナ素子とほぼ同面積まで移相器を小形化するための検討を行った。

タイプ2に使用する移相器⁴⁾は回路の簡素化、省電力化をめざした。この目的のためにバイパス回路が不要で、スイッチング電力がわずかなFETをスイッチとして使用するための検討を行った⁵⁾。

さらにアンテナ全体構成の薄形化を実現するために給電回路全体を一平面内に収めることを考えた。したがって分配合成器用のスペースを確保するために移相器の寸法は30cm²に収まるよう検討した。

しかしながら、FETはPINダイオードなみのスイッチング特性を得ることは容易ではなく、低挿入損失移相器を得るためにFETのスイッチング特性改善を十分行う必要がある。そこでFETのスイッチの特性改善を試

み、次にそれを用いた移相器の小形化、挿入損失の低減を図った。

以上のように当所ではPINダイオード、FET各々をスイッチ素子として用いた2種類の移相器の検討を行った。以下、これら移相器およびスイッチ用GaAs MESFETの検討の詳細について述べる。

2. PINダイオードを用いた移相器

この章では、PINダイオードを用いた各種移相器を比較検討し、その結果を基に、低挿入損失特性を有する線路切替形3ビット移相器を開発した結果について述べる。

2.1 各種移相器の特性

まずスイッチ素子を用いた代表的な3つの移相器の方式について実際に試作し、低挿入損失に着目して最適な方式を決定した。試作を行ったのは、線路切替形、装荷線路形、および反射形の3種類の移相器である⁶⁾。基板としては、厚さ1.6mmのBTレジン（比誘電率 $\epsilon_r = 3.6$ ）上にマイクロストリップ線路により移相器を実現した。スイッチ素子としては、理想に近いオン/オフ特性が期待できるPINダイオードを用いた。使用帯域内における各方式の挿入損失特性の測定結果をTable 2に示す。試作の結果、線路切替形が挿入損失を小さくするのに最適であることがわかった。

構成上の観点からみると、線路切替形はPINダイオードの数が他の2倍必要になる欠点があるものの、移相量によらず同じ構成がとれるため設計が容易である利点を有する。また、検討した移相器の中では最も形状を小さくすることができた。以上の検討の結果、今回開発するPINダイオードを用いた電子走査アンテナ用移相器として、線路切替形を採用した。

2.2 主線路幅とバイパス回路

Fig.1に前節で試作した線路切替形移相器を示す。ここではRF線路として特性インピーダンスが50 Ωの

Table 1 Requirement for phase shifters.

	Type 1 (PIN diode)	Type 2 (FET)
Purpose	low loss	simple structure
Frequency	1540 - 1660MHz	
Construction	3-bit digital	
Insertion loss	1.5dB max	
Phase error	15° max	
Size	70cm ² max	30cm ² max

Table 2 Insertion loss of phase shifters.

Phase shifter type	Insertion loss
Switched line	0.3 - 0.5dB
Loaded line	0.5 - 0.7dB
Reflection	0.3 - 0.8dB

(Frequency : 1540 - 1660MHz)

主線路を用いている。移相器の寸法としては、円偏波励振のための給電器を含め、アンテナ素子1個分以下の大きさにまで小形化する必要がある。移相器の実寸法を小さくするには、基板の比誘電率を大きくするか、基板厚を薄くするか、線路の特性インピーダンスを高くすることが考えられる。ここでは、線路の特性インピーダンスを高くして移相器を小形化することにした。特性インピーダンス50（線路幅3.54mm）のまま小形化を進めると線路の折り曲げ部や線路間の距離が近くなることによって生じる特性劣化が顕著になる。そこで100（線路幅0.89mm）の主線路を用いることで、移相器全体の小形化を図った。しかし、主線路幅が狭くなると、主線路とPINダイオードに駆動電流を供給するためのバイアス線路との特性インピーダンスの比が小さくなり、バイアス線路の接続によって、移相器の挿入損失、位相誤差などが大きくなる問題が生じる。

通常、マイクロストリップ線路によるバイアス回路にはFig.2(a)に示すような $g/4$ (g : 誘電体内波長) 短絡スタブ線路が使われる。この時、主線路から見たインピーダンスは理論的には無限大となりバイアス線路の影響はなくなるが、実際には高周波成分が回り込み、上記問題を招く。これを改善するためには、主線路とバイアス線路の特性インピーダンスの比をできる限り大きくする必要がある。しかしながら、マイクロストリップ線路をここで使用する基板上に製作する場合、比較的容易に実現できる線路の特性インピーダンスは、せいぜい1200 が限界である。そのため、このバイアス線路を用いると、移相器の特性が劣化する問題が生じた。そこで、Fig.2(b)のように長さ $\lambda_0/4$ (λ_0 :

自由空間波長)の細い金属線をコイル状に巻いたバイアス線路を用いた構成を採用することにした。このタイプのバイアス線路を用いることにより、バイアス線路の影響をかなり小さくすることが可能となった。

2.3 3ビット移相器の特性

45°ビット, 90°ビット, 180°ビットのそれぞれについて挿入損失を低くすることを主に最適化した移相器を組み合わせた3ビット移相器をFig.3に示す。PINダ

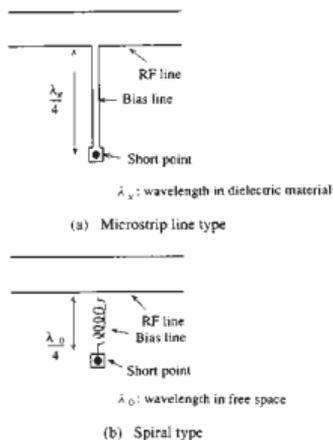


Fig.2 Configuration of bias circuits.

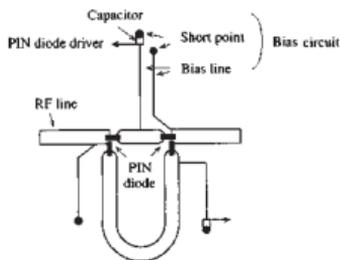


Fig.1 Configuration of switched line phase shifter.

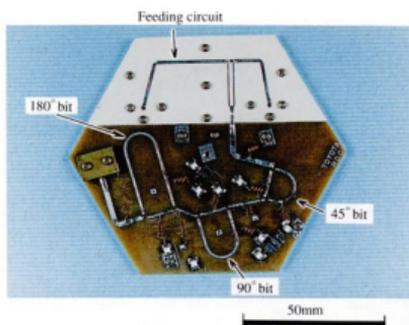


Fig.3 Photograph of 3bit phase shifter (Type 1) with PIN diode switches.

イオードは1ビット当たり4個、移相器全体で計12個使用している。PINダイオードは、オン抵抗1.5（順方向電流10mA）、容量0.065pF（逆方向電圧30V）の特性のものを用いた。寸法としては、円偏波励振のためのウィルキンソン分配器を含め、アンテナ素子1個分と同等な大きさで実現することができた。

開発した移相器の挿入損失および位相誤差の周波数特性をFig.4に示す。図には、3ビット、すなわち45°おきに8通りの各位相について測定した結果の範囲を斜線で示す。使用帯域内において、挿入損失は最大で1.3dB、平均で1.0dBと低挿入損失を実現した。移相器の構成、PINダイオードのスイッチ特性を考慮すると、1600MHz帯の移相器では挿入損失約1dBが限界と考えられる。また、位相誤差は±15°とアンテナ設計の許容範囲内である。

以上の結果、電子走査アンテナ用として、低挿入損失特性を有するPINダイオードを用いた移相器を実現することができた。

3. GaAsFETを用いた移相器

FETをスイッチ素子に用いることで、バイアス回路が不要にできる、省電力化が図れるといった効果が期

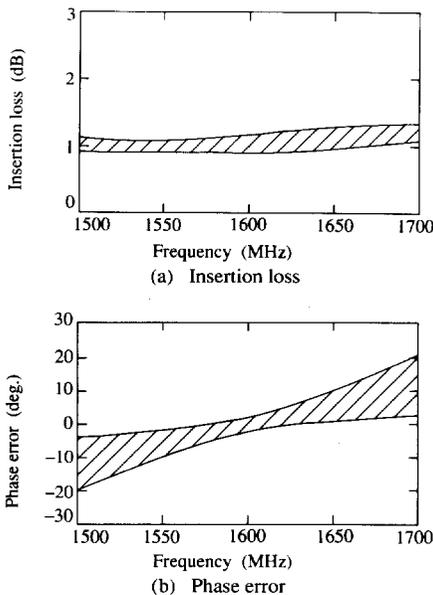


Fig.4 Performance of 3bit phase shifter (Type 1).

待できることから、FETを用いた移相器の可能性を検討した。まず、移相器用のスイッチ素子として適切な特性を持つGaAsFETの開発手順と結果について述べ、次にそのFETの特性を考慮して設計した反射形移相器の試作結果について述べる。

3.1 スイッチ用GaAsFET

FETはその構造上、ドレイン・ソース端子に対しゲート端子はほぼアイソレートされているとみなせるため、ソース端子を接地したスイッチ素子として使うことで、バイアス回路が不要にできる。ゲートに印加する直流電圧でFETのオン/オフを切り替えることで、ドレイン端子から見込んだFETのインピーダンスを変化させる。それに伴って入射波に対する反射波の位相が切り替わる。このとき入射波に対し反射波がわずかながら減衰するが、その分がFETにおける高周波の損失となる。このことからオン時、オフ時共に十分1に近い反射係数（反射パワーの入射パワーに対する比）を持つことがFETに要求される。

しかしながら、FETは平面形薄膜素子であることから、前述したPINダイオードに比べオン時のコンダクタンスが大きく取り難く、損失の点で不利な面を持っている。そこで、当所では特に反射係数の向上を目的としてFETの構造を再検討し、移相器用としての改良を行った。反射係数を大きくするために改良した項目は、オン時はオン抵抗低減、オフ時はゲートリーク成分の低減である。

まず、オン抵抗低減について述べる。FETのデバイス構造パラメータからオン抵抗を計算により見積もり⁷⁾、断面構造の最適化を行った。その結果をFig.5に示す。FETの基本構造はMESFET構造であり、分子線エピタキシャル成長法によるn形エピウェハを用いている。従来構造からの変更点は高濃度キャップ層の厚さを1500Åに、飽和電流を300mA/mmに、ゲート長を0.5μmにした点である。これらの変更はFET作製技術の制約やショットキゲート耐圧の制約を考慮して行った。Table 3に示すように、上記の構造改良によって従来構造に比べゲート幅1mmあたり4のオン抵抗低減が見込める。なお、オフ時での容量成分およびチップサイズを考慮しFETのゲート幅は1.6mmとした。これらの改良の結果、1600MHzにおいて1.5とPINダイオード相当の低オン抵抗が得られた。

次に、オフ時の反射係数について述べる。オフ時の

FETは理想的には数pFの容量とみなせるが、実際のFETではドレインに入力した高周波の一部がゲート端子からリークし、オフ時の反射係数を劣化させている。これを防ぐために、ゲート電極に対して直列に抵抗を組み入れた。Fig.6に示す直列抵抗 R_g を考慮したオフ時の等価回路を用い、反射係数改善に必要な十分な抵抗値をシミュレーションにより求めた。その結果、抵抗値を増すほど反射係数は改善され、5kΩ以上で効果が飽和することが分かった。

以上の結果をもとにFET平面パターンを設計し、FETチップを製作した。そのパターンをFig.7に示す。チップサイズは0.5mm×0.6mmであり、組み入れ抵抗は10kΩとした。また、ピンチオフ電圧は-4Vであり、スイッチの駆動電流にあたるゲート電流は10μA未満であった。この駆動電流はPINダイオードの約1000分の1である。

パッケージ後のFETの1600MHzにおける反射係数の大きさはオン時0.94、オフ時0.98となった。従来構造のオン時0.92、オフ時0.91に比べ大きく改善されており、FETとして理論限界に近い値が得られている⁷⁾。なお、このときのオン/オフの位相差は160度である。しかしながら、オン/オフの反射係数の大きさに差があり、そのまま移相器に使用すると位相切り替え時の挿入損失変動の問題が生じることになる。この点については移相器の回路上の工夫によって解決しており次節で詳しく述べる。

3.2 移相器の試作

ここでは、簡素な構成で任意の移相量が実現できる

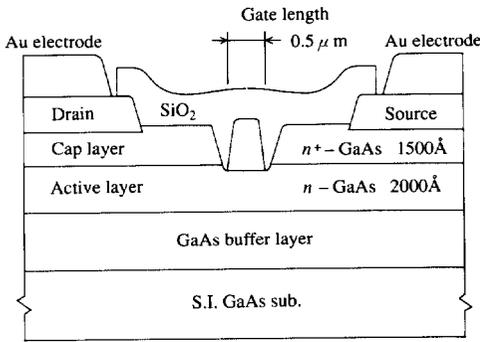


Fig.5 Schematic cross-section of developed FET.

Table 3 Device parameters and on-state resistance of FET.

	Previous	This work
Cap layer	500Å	1500Å
I_{dss}	130mA	300mA
Gate length	1 μm	0.5 μm
On-state resistance	5.6Ω	1.6Ω

Gate width : $W_g = 1\text{mm}$

Electrode spacing between source and drain : $L_{sd} = 4\text{ μm}$

Carrier density of cap layer : $n^+ = 3.0 \times 10^{18}\text{cm}^{-3}$

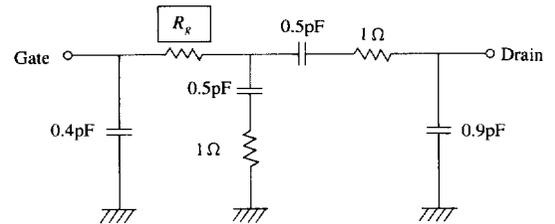


Fig.6 Off-state equivalent circuit for FET.

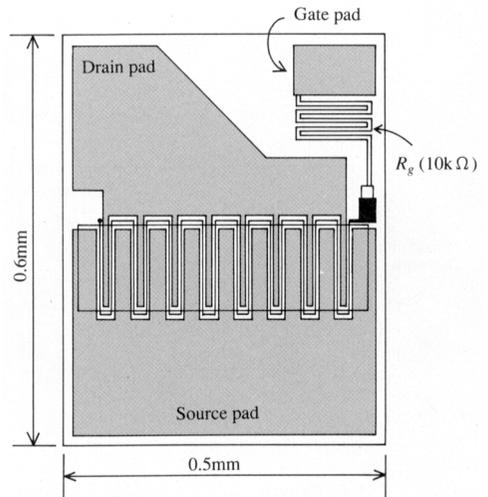


Fig.7 Schematic of developed MESFET chip.

反射形移相器について検討し、電子走査アンテナ用の3ビット移相器を開発した結果について述べる。

反射形移相器は、3dBハイブリッドカップラと所望の移相量を得るためのインピーダンス切替回路からなる。スイッチ素子をオン/オフすることにより回路の入カインピーダンスで決まる反射係数を切り替えることで所望の移相量を得る⁹⁾。インピーダンス切替回路の反射係数は、回路の入カインピーダンスを Z_{IN} 、主線路の特性インピーダンスを Z_0 とすれば、

$$\Gamma = \frac{Z_{IN} - Z_0}{Z_{IN} + Z_0} \dots \dots \dots (1)$$

となる。この反射係数の位相角は移相器の移相量を決定し、反射係数の大きさ $|\Gamma|$ は移相器の挿入損失を決定する。ここでは、簡素な構成で任意の移相量が得られ、しかもオン/オフの挿入損失差が小さくなるようにFig.8に示すようにインピーダンス切替回路としてスイッチと短絡スタブを並列に配置した構成を考えた。

まず、移相量の調節方法について述べる。インピーダンス切替回路の入カインピーダンス Z_{IN} は、スイッチの入カインピーダンスを Z_{SW} 、短絡スタブの入カインピーダンスを Z_S とすると

$$\frac{1}{Z_{IN}} = \frac{1}{Z_{SW}} + \frac{1}{Z_S} \dots \dots \dots (2)$$

となる。ここで Z_S は

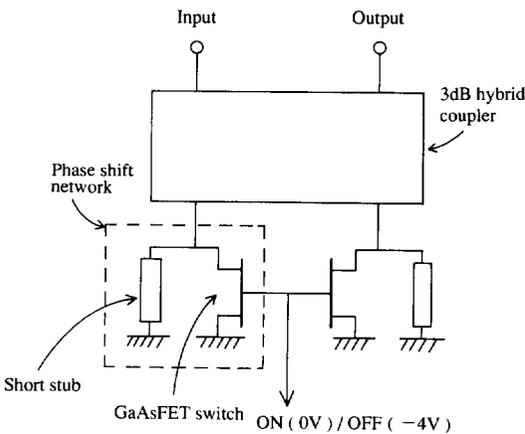


Fig.8 Configuration of reflection-type phase shifter.

$$Z_S = jZ_{0S} \tan(2l/l_g) \dots \dots \dots (3)$$

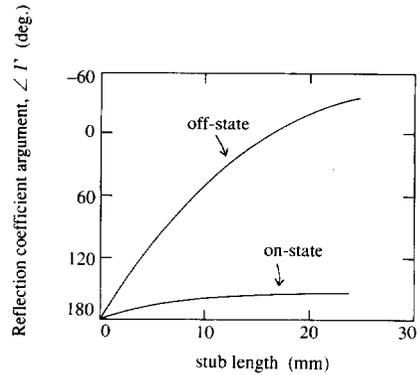
Z_{0S} : スタブの特性インピーダンス

l : スタブの長さ

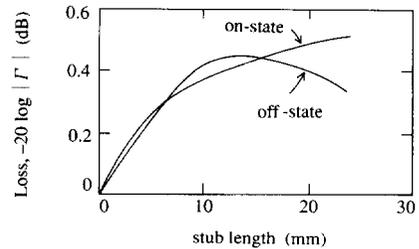
l_g : 誘電体内波長

となる。スイッチがオンのときは $Z_{SW} = 0$ であるため、 Z_{IN} の値は式(2)の右辺第1項の値が支配的となり、スタブの影響は少ない。スイッチがオフのときは Z_{SW} であるため、第2項の値が支配的となり、オフの反射係数 Γ_{off} はスタブの長さによって大きく変化する。スタブの長さを変えたときのオン/オフ各反射係数の位相角を計算した結果をFig.9(a)に示す。オン/オフの反射係数の位相角の差($\Gamma_{off} - \Gamma_{on}$)で定められる移相量は、スタブの長さを変えるだけで調節できることがわかる。

さらに、この方式は挿入損失差低減の点でも効果がある。Fig.9(b)にスタブの長さを変えたときのインピーダンス切替回路での損失の計算結果を示す。FETだ



(a) Argument



(b) Loss

Fig.9 Characteristics of reflection coefficient in phase shift network.

けのオン/オフの損失差は0.36dBであるが、スタブを接続することでその差が小さくなるのがわかる。この効果は特にスタブの長さが短い領域で顕著である。

以上述べた設計原理に基づき、移相器を試作した。給電回路全体を一平面内に収められる程度まで移相器を小形にするため、比誘電率 $\epsilon_r = 10.2$ 、厚さ1.27mmのセラミック - PTFE混成基板を用い、3dBハイブリッドカプラにはインターデジタルカプラを用いた¹⁰⁾。スタブはその特性インピーダンスを大きくするほど移相器の周波数依存性が小さくなるので、使用帯域内(1540~1660MHz)で位相誤差が15°以内になるよう特性インピーダンスを130Ω(幅50μm)とした。この構成で移相器の寸法が約20mm×10mmと小さくできた。

Fig.10に、1600MHzにおけるスタブの長さに対する移相量の実測値を示す。適切な長さのスタブを付加することで任意の移相量を実現できることがわかる。この結果を基に移相量が45°、90°、180°の移相器を試作した。Table 4に試作した移相器の挿入損失についてまとめた。オン/オフ切り替えによる挿入損失の差は、スタブのないものについては0.44dBとなったが、スタブを接続することでその差が小さくできることが確かめられた。この効果は、特に45°と90°移相器で顕著であり、挿入損失の差は0.11dB以下となった。こうして、オン/オフの挿入損失差の小さい移相器が実現できた。また、位相誤差は、3つの移相器すべて使用帯域内で±4°以内となった。

3.3 3ビット移相器の特性

3.2節の結果をもとに3ビット移相器を構成した。Fig.11に3ビット移相器の構成写真を示す。移相器と

円偏波励振用給電器を合わせた寸法は50mm×60mmと小形化することができた。そのため、電子走査アンテナの構成部品である合成分配器が移相器と同一平面上に実装可能となり、アンテナの薄形化につながった。また、組み付け部品がFET6個とスイッチ駆動用のコネクタだけとなり、構成部品の簡素化が実現できた。

開発した移相器の挿入損失および位相誤差の周波数特性をFig.12に示す。図には、45°おき8通りの各位相について測定した結果の範囲を斜線で示す。使用帯域内において、挿入損失は最大で1.9dB、平均で1.7dBとなった。移相量を切り替えたときの各位相間の挿入損失の変動は±0.2dB以内におさまった。また、位相誤差は±10°以内となった。

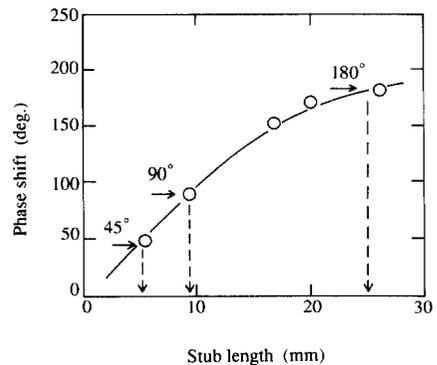


Fig.10 Relationship between stub length and phase shift.

Table 4 Characteristics of insertion loss in phase shifters (Type 2) with and without stub.

	Phase shift (deg.)	Insertion loss		
		on-state (dB)	off-state (dB)	difference between on-state and off-state (dB)
with stub	45°	0.51	0.40	0.11
	90°	0.49	0.46	0.03
	180°	0.86	0.59	0.27
without stub	—	0.90	0.46	0.44

(Frequency : 1600MHz)

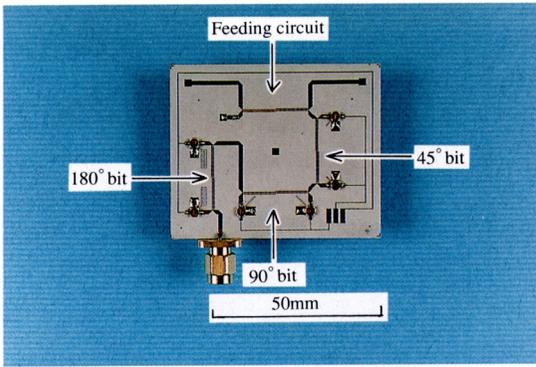


Fig.11 Photograph of 3bit phase shifter (Type 2) with GaAs FET switches.

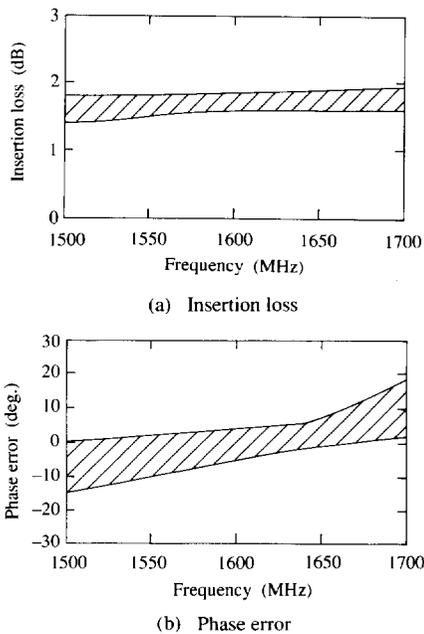


Fig.12 Performance of 3bit phase shifter (Type 2).

4. まとめ

電子走査アンテナを実現するために3ビット移相器の構成について検討を加え、2種類の移相器を開発した。ひとつは電子走査アンテナの高性能化のため、挿入損失の低減を目的としてPINダイオードを用いた移

相器の開発を進めた。線路切替形構成を基本として、主線路を100とし、コイル状のバイアス線路を用いることによりサイズを70cm²まで小形化できた。挿入損失は 1.1 ± 0.2 dB、位相誤差は帯域内で最大 $\pm 15^\circ$ となり、高い利得を持つ電子走査アンテナを実現するために十分な特性を得た。

一方、構成の簡易な電子走査アンテナの可能性を求めFETを用いた移相器についても検討した。FET移相器はバイアス回路のない構成が可能であり、スイッチ駆動電力もわずかとなる特徴がある。この移相器の開発に当たってはまずその挿入損失の低減に大きく影響するFETのスイッチ特性の改善を試みた。FETはMESFET構造とし、層厚1500Åの高濃度キャップ層、および0.5μmゲートの使用によりオン時反射係数を0.94まで向上した。また、ゲートに10kΩの直列抵抗を設けることでオフ時反射係数を0.98まで向上した。移相器はインターディジタルカプラを用いた反射形構成とし、FETのオン時の反射係数とオフ時の反射係数の差を小さくできる小形のインピーダンス切替回路を設計した。その結果30cm²の小形移相器を実現し、挿入損失は 1.7 ± 0.2 dB、位相誤差は最大 $\pm 10^\circ$ となった。挿入損失についてはPINダイオードを用いたものに比べやや劣る結果となったが、電子走査アンテナの薄形化、低消費電力化につながる利点があり、その可能性を明らかにできた。

参考文献

- 1) 松永誠, ほか3名: "薄型アレーアンテナ用L帯ダイオード移相器", 電子情報通信学会技術研究報告(マイクロ波研究会), MW90-71(1990), 19
- 2) White, J. F.: "Diode phase shifter for array antennas", IEEE Trans. Microwave Theory and Tech., MTT-22(1974), 658
- 3) 西川訓利, 佐藤和夫, 藤元美俊: "自動車搭載衛星通信用電子走査アンテナ", 電子情報通信学会論文誌(B II), J72-B-11-7(1989), 323
- 4) 加藤貴敏, ほか4名: "FETスイッチを用いたL帯3bit移相器", 1992年電子情報通信学会春季大会講演論文集, C-89, (1992), 2-522
- 5) 田中雄一, ほか3名: "L帯移相器用GaAsスイッチFET", 1992年電子情報通信学会春季大会講演論文集, C-87, (1992), 2-520
- 6) Garver, R. V.: "Microwave Diode Control Devices", (1976), 235 ~ 284, Artech House
- 7) Yalcin, A.: "Microwave Switching with GaAs FETs", Microwave J., 25-11 (1982), 61

- 8) 青木浩, ほか4名: "X帯モノリシック移相器の評価結果", 1990年電子情報通信学会春季全国大会講演論文集, C-81, (1990), 2-503
- 9) Bahl, I. and Bhartia, P.: Microwave Solid State Circuit Design, (1988), 637, A Wiley-Interscience Publication, New York
- 10) Lange, J.: "Interdigitated Stripline Quadrature Hybrid", IEEE Trans. Microwave Theory and Tech., MTT-26(1969), 1150

著者紹介



加藤貴敏 Takatoshi Kato
 生年：1961年。
 所属：化合物半導体研究室。
 分野：GaAs電子デバイス及びそれを用いた高周波モジュールの研究・開発。
 学会等：応用物理学会，電子情報通信学会会員。



田中雄一 Yuichi Tanaka
 生年：1961年。
 所属：化合物半導体研究室。
 分野：化合物半導体を用いた高温動作デバイス，高周波デバイス，量子効果デバイスの研究開発。
 学会等：応用物理学会，電子情報通信学会会員。



上田博之 Hiroyuki Ueda
 生年：1962年。
 所属：化合物半導体研究室。
 分野：分子線エピタキシー法を用いた化合物半導体の結晶成長に関する研究開発。
 学会等：応用物理学会会員。



野毛宏 Hiroshi Noge
 生年：1958年。
 所属：化合物半導体研究室。
 分野：新技術事業団極量子波プロジェクトに出向（3年2月1日～5年9月30日）。分子線エピタキシーを中心とする量子細線構造の作製及び評価研究。
 学会等：応用物理学会，電子情報通信学会，IEEE会員。
 工学博士。



西川訓利 Kunitoshi Nishikawa
 生年：1953年。
 所属：情報通信研究室。
 分野：車載電子機器の電波障害，車載アンテナの数値解析，移動体通信アンテナの設計開発などに関する研究。
 学会等：電子情報通信学会会員。
 1984年度 IEEE-VTS年間優秀論文賞受賞。
 工学博士。



佐藤和夫 Kazuo Sato
 生年：1962年。
 所属：情報通信研究室。
 分野：陸上および衛星通信用車載アンテナに関する研究と開発。
 学会等：電子情報通信学会会員。