

はんだ接合用Au/Fe/Y積層オーミック電極

藤川久喜, 大脇健史, 多賀康訓

Solder Weldable Au/Fe/Y Ohmic Contact

Hisayoshi Fujikawa, Takeshi Ohwaki, Yasunori Taga

要 旨

はんだ接合可能なn-Siへのオーミック電極を検討し, Au/Fe/Y新規積層電極を開発した。この積層電極では, n-SiへのY金属のショットキー障壁高さが, 非常に低いため, 従来から用いられているCrやTi金属に比べて, 一桁以上低い接触抵抗率を実現できた。また, はんだに濡れる材料であり, はんだ中のわずかの拡散防止に効果のあるFe膜をY金属上に積層しているが, 450°C以下での熱処理後においても, 接触抵抗率が変化せず優れた熱的安定性を示した。これは, 熱処理でのYとFeの相互拡散が少なく, 積層電極とn-Siの界面に, ショットキー障壁高さの低いYシリサイドのみが形成されるためである。さらに, Fe膜表面の酸化を抑制し, はんだの濡れ性を向上させるために, AuがFe/Y積層膜上に形成されており, 従来のAu/Ni積層構造と同等の良好なはんだ濡れ性を示した。

Abstract

A new multi-layered solder weldable Au/Fe/Y ohmic contact was developed for reducing the contact resistivity of Si devices. The contact resistivity of the Au/Fe/Y contact to n-Si was one order of magnitude lower than those of Ti and Cr contacts due to the low Schottky barrier height of Y/n-Si. The value of the contact resistivity remained unchanged after annealing at temperatures below 450°C. This is because the Fe layer, which is a solder weldable metal and an effective barrier to Sn in the solder alloy, could not react to the Y layer and only Y-silicide was formed at the interface between the contact and n-Si. Furthermore, this contact also had the good solder wettability in comparison with the conventional Au/Ni structure, since the Au layer prevented the oxidation of the Fe layer.

キーワード

オーミック電極, n型Si, 接触抵抗率, ショットキー障壁高さ, はんだの濡れ性, 希土類金属, Y(イットリウム), 鉄

1. はじめに

Siに対して低接触抵抗率のオーミック電極を形成することは, Si電子デバイスを作製する上で最も重要な技術のひとつである。低接触抵抗率のオーミック電極を作製する方法は, 大きくわけてふたつある¹⁾。ひとつは, 金属とSiとのショットキー障壁高さを低くすることであり, もうひとつは, Siのドーピング量を増加

させることである。一般的なSiのプレーナデバイス作製行程では, 後者の手法がとられ, Siに対する熱的・化学的な安定性の観点から, TiやTiSi₂等の金属が選択されていた。しかしながら, 最近, ZrやHfなどの高融点金属が, n型, p型Siどちらに対してもショットキー障壁高さが低い金属として研究されつつある^{2, 3)}。このような新規な金属が研究される背景には, 最近のSi電子デバイスの高集積化にともない, コンタクトホ

ール径が $0.1\mu\text{m}$ 程度になることで、従来のようにSiへの高濃度ドーピングだけでは、十分低い接触抵抗率が実現できなくなってきたことが挙げられる。

一方、大電力を制御するSiパワーデバイスにおいても、大電流の制御、スイッチング速度の高速化等のデバイスの高性能化のために、低接触抵抗のオーミック電極は必要不可欠である。このようなMOS型電界効果トランジスタ (FET) のSiパワーデバイスでは、Si基板の裏面にドレイン電極が形成される。そして、Siのダイチップは、はんだ接合により直接銅板に接合される。従って、このようなSiパワーデバイスの電極には、低接触抵抗であり、はんだ接合が容易な電極が要求されている。

本報告では、このようなSiパワーデバイスに対するオーミック電極形成のために、はんだ接合可能で、低接触抵抗率を可能にする新規積層電極について検討した。実験は、まず、高融点金属と希土類金属の接触抵抗率を測定し、n-Siに対するショットキー障壁高さとの関係を再確認した。この結果、Y金属のn-Siに対する接触抵抗率は、従来から使用されているTiやCr金属と比べて、一桁以上低い接触抵抗率を示した。次に、はんだ接合のために、Y電極とはんだに濡れる金属材料の積層膜の熱的安定性を調べた。この結果、はんだに濡れる金属のFe, Ni, Cuのなかで、FeとYの積層膜の熱的安定性は、他の金属の積層構造より優れており、このFe膜は、また、はんだ成分中のSnの拡散の防止効果も高いことがわかった⁴⁾。さらに、Au膜をFe膜上に形成することによって、Fe膜表面の酸化を防止し、従来から使用されているAu/Ni積層膜と同等のはんだの濡れ性を示すことがわかった。そして、これらの効果を総合したAu/Fe/Y電極構造により、Si基板の裏面に対して高濃度のドーピングをすることなしに、はんだ接合可能な低接触抵抗率が達成できた⁵⁾。

2. 実験方法

2. 1 積層電極の形成

n-Siに対する金属の接触抵抗率とショットキー障壁高さとの関係を調べるために、マグネトロンスパッタ法で様々な金属をn-Si基板(100)上に成膜し、それらの電氣的な特性を測定した。ここで、金属として、Al, V, Cr, Ti, Zr, Hf, Yを用い、また、基板には、Sbを $2 \times 10^{18}\text{cm}^{-3}$ ドーピングした抵抗率 $0.01\Omega\cdot\text{cm}^2$ 、面方位

(100)のn-Siを用いた。なお、n-Si基板をスパッタ装置に導入する際には、希弗酸 ($\text{HF}:\text{H}_2\text{O}=1:50$) 中に基板を1分間ディップして、基板表面の自然酸化膜を除去した。また、金属の成膜時には、スパッタ装置の残留ガス圧を $3.0 \times 10^{-6}\text{Torr}$ 以下、Arスパッタガス圧を 3.0mTorr とし、金属膜の膜厚が 500nm となるように成膜した。成膜後、電氣的測定のために、フォトリソグラフィ工程で金属膜をパターンニングした。

次に、はんだに濡れる金属のFe, Ni, Cuと、上述の低接触抵抗率を実現するためのY金属との積層膜の熱的安定性を調べるために、3種類の積層膜試料、Fe/Y/n-Si, Ni/Y/n-Si, Cu/Y/n-Siをスパッタ成膜した。これらの試料は、上述の場合と同様に、抵抗率 $0.01\Omega\cdot\text{cm}$ のn-Si基板上に、真空を破らずに連続成膜した。成膜は、成膜時の相互拡散・反応を防ぐために、基板加熱をせずに室温で行い、また、はんだに濡れる金属Fe, Ni, Cu, およびY金属の膜厚は、それぞれ 200nm と 100nm とした。また、試料作製後、 $1 \times 10^{-5}\text{Torr}$ 以下の真空中で、 $250\sim 450^\circ\text{C}$ の温度範囲で20分間加熱した。

2. 2 評価法

金属の単層膜を成膜後、フォトリソグラフィ工程でパターンニングして、外挿法や伝送線路法 (TLM) で接触抵抗率を測定した⁶⁾。さらに、裏面に高濃度のリンを拡散した比抵抗 $10\Omega\cdot\text{cm}$ のn-Siを用いて、ショットキー障壁高さを測定した。この試料では、裏面のオーミック電極としてTiをスパッタ成膜した。ここで、ショットキー障壁高さは、 1MHz の周波数の容量-電圧 (C-V) 特性から求めた⁷⁾。また、積層膜の熱的安定性を調べるために、積層試料を熱処理後パターンニングし、単層膜と同様に接触抵抗率を測定した。なお、金属とn-Si電極の反応や合金層の生成は、X線回折 (XRD) とオージェ電子分光法 (AES) で分析した。XRDは、理学社製のX線回折装置 (RAD-2B) を用い、X線源としてCoの $K\alpha$ 線で行い、また、AES分析では、JEOL社製のAES分析装置 (JAMP-10S) を用い、試料のAES深さ方向の元素分析を行った。

はんだの濡れ性は、Pb-10wt%Sn高温はんだを用いて調べた。約 10mg のはんだチップを試料上にのせ、 $5 \times 10^{-6}\text{Torr}$ 以下の真空中で、 350°C で15分間、その後連続的に 410°C で2分間加熱し、はんだを溶融させた。試料の冷却後、はんだの拡がり面積を測定し、はんだの質量に対する拡がり面積比をはんだの濡れ性と定義した。

3. 結果

3.1 接触抵抗率

抵抗率が $0.01\Omega\cdot\text{cm}$ のn-Siに対する様々な金属の接触抵抗率を測定した。さらに、これらの金属のショットキー障壁高さは、直径 $500\mu\text{m}$ の金属単層膜を $10\Omega\cdot\text{cm}$ のn-Si上に形成し、室温で測定した⁸⁾。なお、これらの金属は、基板温度 (T_s) 300°C でスパッタ成膜しており、成膜後の熱処理は行っていない。各種金属の接触抵抗率とショットキー障壁高さとの関係をFig. 1に示す。また、thermionic-field-emissionモデル^{1, 9)}から求めた理論値も、実験結果と比較するために併せて示す。ここで、thermionic-field-emissionは、抵抗率 $0.01\Omega\cdot\text{cm}$ のSiのショットキーダイオードにおける主な電気伝導である。Fig. 1に示すように、ショットキー障壁高さが低下するにともない接触抵抗率が減少しており、Y金属を用いることで、顕著に接触抵抗率が減少することがわかる。Y金属の接触抵抗率の値は、 $2\times 10^{-4}\Omega\cdot\text{cm}^2$ であり、通常使用されているTiやCr金属に比べて、10分の1以下である。また、これらの実験結果は、thermionic-field-emissionモデルから求めた理論値とよく一致しており、抵抗率 $0.01\Omega\cdot\text{cm}$ 程度のn-Siに対して低い接触抵抗率を達成するためには、ショットキー障壁高さの低い金属を選択することが有効であることが実験的にも示されている。

Fig. 2には、n-Si上に基板温度と成膜後の熱処理温

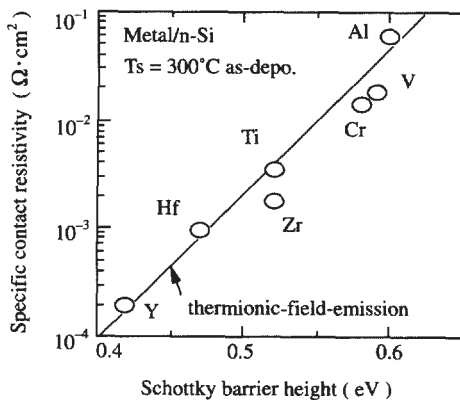


Fig. 1 Specific contact resistivity of various films on n-Si prepared at 300°C .

度 (T_a) を変化させた接触抵抗率の結果を示す。ここで、 400°C 以上の熱処理では、 $1\times 10^{-5}\text{Torr}$ 以下の真空中の雰囲気にも関わらず、Y金属の酸化が急激に進み、接触抵抗率の測定ができなかった。as-depo.試料の場合、接触抵抗率の値が基板温度に依存しており、室温で成膜したY金属の接触抵抗率は、 $7\times 10^{-2}\Omega\cdot\text{cm}^2$ と非常に高いが、 300°C で成膜すると、Fig. 1で示した場合と同様に、 $2\times 10^{-4}\Omega\cdot\text{cm}^2$ と低い値を示す。しかし、どの基板温度で成膜したY金属でも、 $250\sim 350^\circ\text{C}$ の熱処理を施すことで、 $4\sim 6\times 10^{-4}\Omega\cdot\text{cm}^2$ と低い接触抵抗率を示すようになる。

3.2 熱的安定性

Y金属をはんだ接合するために、はんだに濡れる金属/Y金属/n-Si基板の熱的安定性について調べた。ここで、はんだに濡れる金属として、Fe, Ni, Cuを選び、これらの金属とY金属の反応、および、Y金属とSi基板の反応を避けるために、室温でNi/Y/n-Si, Cu/Y/n-Si, Fe/Y/n-Si試料を作製した。Fig. 3に、これらの構造の接触抵抗率と真空中での熱処理温度の関係を示す。as-depo.試料では、Y金属上に異なる金属を積層しているが、どれも $2\times 10^{-3}\Omega\cdot\text{cm}^2$ の接触抵抗率の値を示している。ただし、この値は、試料作製時の基板温度が室温と低かったため、Figs. 1, 2で示した基板温度 300°C で作製したY金属の接触抵抗率の値より高くな

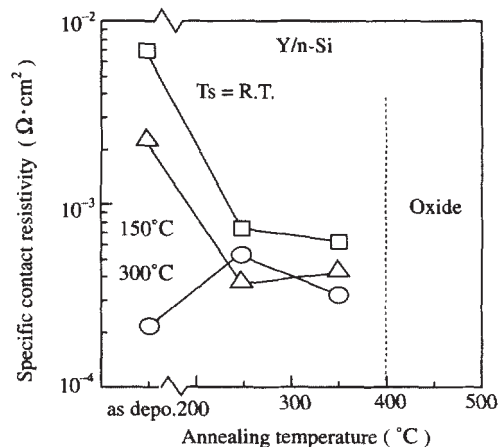


Fig. 2 Specific contact resistivity of Y metal contacts prepared at various substrate temperatures as a function of annealing temperatures.

っている。Ni/Y/n-Si試料では、さらに、熱処理温度を450°Cまで上げるにつれて、接触抵抗率の値は、 $2 \times 10^{-2} \Omega \cdot \text{cm}^2$ まで上昇する。また、Cu/Y/n-Si試料の場合も同様な傾向を示すが、250°Cと低い熱処理温度で接触抵抗率の値が急激に上がる様子が見られ、これは、試料の表面が荒れたためだと考えられる。一方、Fe/Y/n-Si試料では、250°Cの熱処理で、接触抵抗率が $2 \times 10^{-4} \Omega \cdot \text{cm}^2$ に向上し、450°Cまで変化していない。

次に、Fe/Y、Ni/Y、Cu/YとY/n-Siの界面の反応状態を知るために、AESの深さ方向分析を行った。Fig. 4(a), (b)に、as-depo.状態と450°Cで熱処理したFe/Y/n-Si試料のAES深さ方向分析結果を示す。また、Figs. 5, 6には、それぞれ450°Cと330°Cで熱処理したNi/Y/n-Si、Cu/Y/n-Si試料での結果を示す。これらの図では、膜表面からの深さに相当するAr⁺イオンエッチング時間を横軸に示している。また、as-depo.時のNi/Y/n-Si、Cu/Y/n-Si試料のそれぞれの界面の元素分布は、Fig. 4(a)に示したものと同様に急峻であった。

ここで、450°Cで熱処理したFe/Y/n-Si試料では、Fe/Y、Y/n-Si界面の元素のプロファイルが、as-depo.状態よりなだらかになっている。また、Fe/Y界面の酸素のAES信号強度が強くなっており、熱処理炉中の残留ガス中の酸素により、Y金属が酸化したと考えられる。Y金属とn-Siとの界面でのYとSiの深さ方向に広がっ

た分布は、Yシリサイドの形成を示唆している。一方、Ni/Y/n-Si、Cu/Y/n-Si試料では、Niまたは、Cu原子がY膜を貫通してSi基板まで達しており、Ni,または、

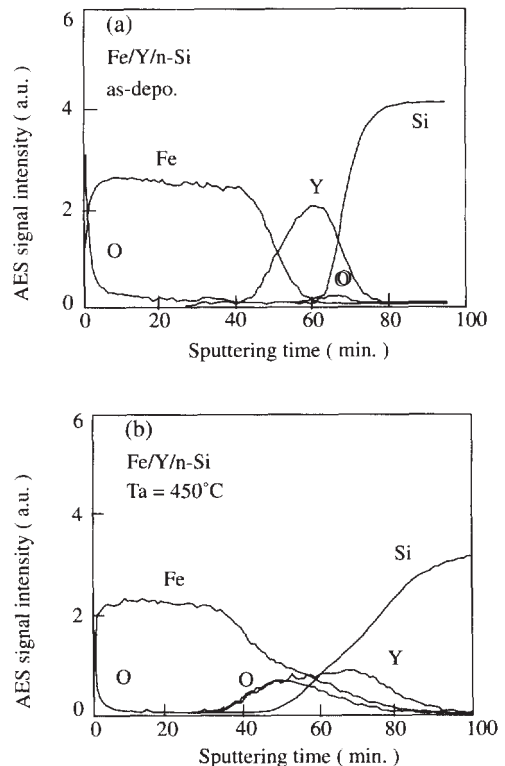


Fig. 4 AES depth profiles of Fe/Y/n-Si (a) before and (b) after annealing at 450°C.

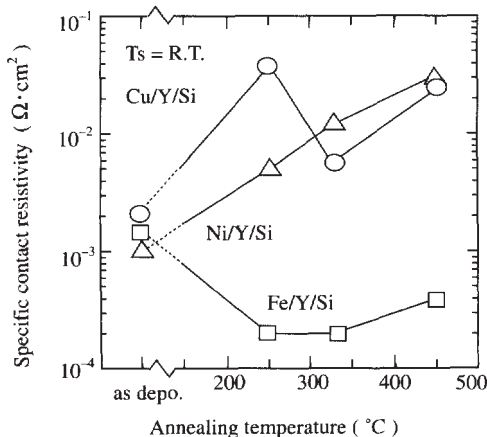


Fig. 3 Specific contact resistivity of Fe/Y/Si, Ni/Y/Si, and Cu/Y/Si samples annealed at various temperatures.

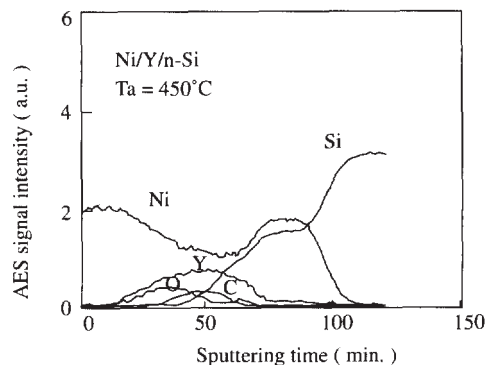


Fig. 5 AES depth profiles of Ni/Y/n-Si annealed at 450°C.

Cuシリサイドを形成している。特に、Cu/Y/n-Si試料では、Y原子が試料の表面側に拡散し、試料表面でYが酸化している。

さらに、これらの試料のXRDを行った。Fig. 7(a), (b)に、as-depo.状態と熱処理したFe/Y/n-Si試料の回折パターンを示す。Fig. 7(a)に示すように、as-depo.状態では、多結晶のFe、YとSi基板に対応する回折ピークのみが観察され、界面での反応にともなう反応層からの回折パターンは、観察されていない。as-depo.状態のNi/Y/n-Si、Cu/Y/n-Si試料でも、同様に多結晶のNi、Cu、YとSi基板のみの回折パターンが観察された。一方、熱処理したFe/Y/n-Si試料では、Fig. 7(b)に示すように、YとSiの反応を示す YSi_2 相が、多結晶のFe、Yに関する回折ピーク以外に検出されている。しかし、ここでは、YとFeとの合金形成を示すピークは検出されていない。また、Figs. 8, 9に、熱処理したNi/Y/n-Si、Cu/Y/n-Si試料の回折パターンを示す。熱処理したNi/Y/n-Si試料では、Fig. 8に示すように、多結晶NiとSi基板以外に、NiSi相が検出されており、YやYとNiの合金からの回折は観察されていない。さらに、熱処理したCu/Y/n-Si試料では、 Cu_3Si シリサイドとCuY合金からの回折ピークが観察されている。これらのXRDの結果は、AESの深さ方向分析と同じく、界面反応をよく表している。

3.3 はんだの濡れ性

以上の接触抵抗率とその熱的な安定性の結果から、Fe/Y積層構造がn-Siの裏面オーミック電極に最適であることがわかった。ここで、Fe膜の表面の酸化を防止

し、はんだの濡れ性を確保するために、Fe膜上にAuを積層した。この方法は、金属膜のはんだの濡れ性を向上させるために、一般的に実施されている。Table 1に、Au/Fe/ガラスとAu/Ni/ガラス試料のはんだの濡れ性を示す。はんだの濡れ性は、はんだチップの質量に

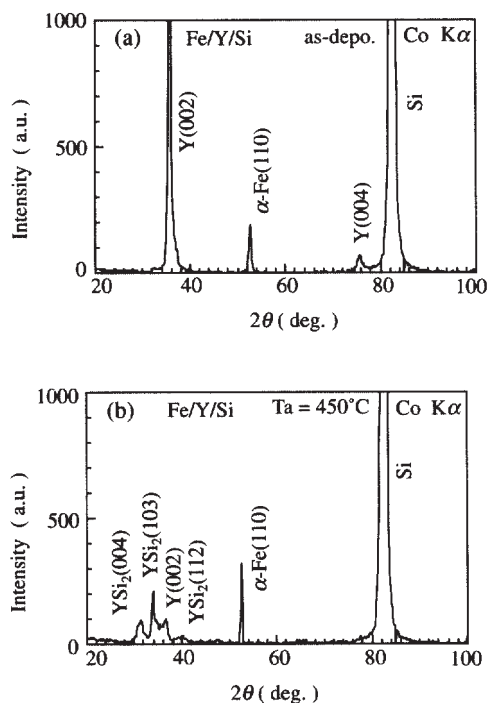


Fig. 7 XRD patterns of Fe/Y/Si (a) before and (b) after annealing at 450°C.

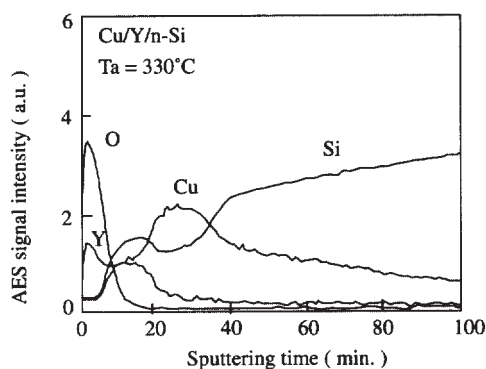


Fig. 6 AES depth profiles of Cu/Y/Si annealed at 330°C.

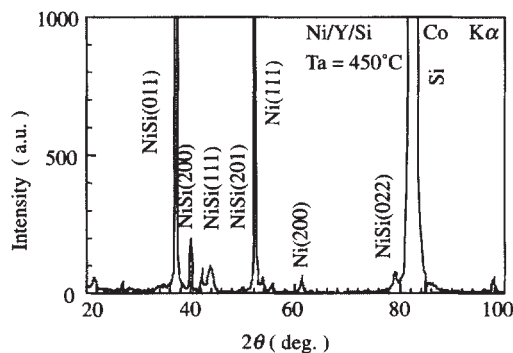


Fig. 8 XRD patterns of Ni/Y/Si annealed at 450°C.

対する拡がり面積で定義した。ここで、Au(50nm)/Ni(300nm)構造は、通常使用されている構造であるので、比較のために示した。Au膜厚が50nmと薄い場合、Au/Fe/ガラス試料のはんだの濡れ性は、 $2.6\text{mm}^2/\text{mg}$ とAu(50nm)/Ni(300nm)/ガラス試料の $6.1\text{mm}^2/\text{mg}$ より低い。これに対して、Au膜厚を200nmとしたAu/Fe/ガラス試料では、 $5.0\text{mm}^2/\text{mg}$ とAu/Ni/ガラスとほぼ同等のはんだの濡れ性を示している。Feのはんだの濡れ性は、Niに比べて劣ることが知られているが、Au層の膜厚を最適化することで、良好なはんだの濡れ性を確保できることがわかる。

4. 考察

4.1 低接触抵抗率のY(希土類)金属

ショットキー特性からオーミック特性へと金属/Siの電気的な特性を変化させるために、Si基板中に高濃度にドーピングするか、ショットキー障壁高さを低下

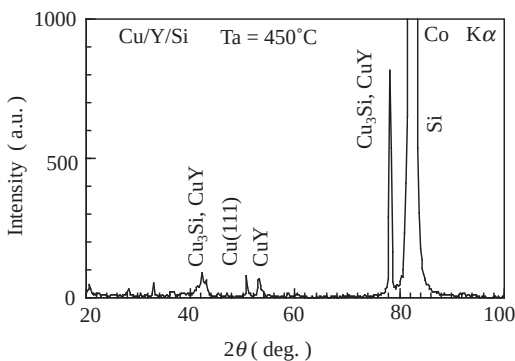


Fig. 9 XRD patterns of Cu/Y/Si annealed at 450°C.

Table 1 Solder wettability of Au/Fe and Au/Ni samples.

Sample (nm)	Wettability (mm^2/mg)
Au (50)/Fe (300)	2.6
Au (200)/Fe (300)	5.0
Au (300)/Ni (300)	6.6

させなければならない^{1, 10)}。一般的には、Siウエハ上面にAl電極や配線を含んだ回路の作製後、Siウエハ裏面の電極が形成される。ここで、Al配線等を先に形成するために、Si基板裏面への高濃度のドーピングは、プロセス温度の制限のため実施できない。従って、低接触抵抗率のオーミック電極を得るために、ショットキー障壁高さの低い金属材料を用いなければならない。本報告では、Sbが $2 \times 10^{18}\text{cm}^{-3}$ ドーピングされたn-Siに対して、オーミック特性を検討したが、この程度のドーピング量での金属とSi界面でのキャリアの輸送は、thermionic-field-emissionモデル^{9, 10)}で説明される。このモデルを用いると、Fig. 1の直線に示したようなn-Siに対するショットキー障壁高さとの関係が導かれ、今回検討したスパッタ成膜の金属膜での結果は、このモデルとよく一致している。これらの結果から、 $2 \times 10^{18}\text{cm}^{-3}$ 程度の高抵抗のSi基板に対しては、ショットキー障壁高さの低い金属材料を電極に用いることで、接触抵抗率を下げる事ができた。

今回検討した金属のなかでは、Fig. 1に示すように、n-Siに対して低接触抵抗率のオーミック電極を作製するために、Y金属が最も効果的であることがわかる。ここで示したY金属は、希土類金属に属するが、希土類金属とSi、希土類金属シリサイドとSiのダイオード特性や構造は、すでに調べられている^{11~16)}。Fig. 1で示したY/n-Si試料は、基板温度300°Cで作製したものの特性を示しているが、そのショットキー障壁高さは、0.42eVであった。この値は、すでに報告されているY/n-Siのショットキー障壁高さの0.37~0.39eVに比べて、やや大きい値となっている。Fig. 4(a)に示すAESの深さ方向分析では、Y/n-Si界面に酸素がパイルアップしており、金属/n-Si界面に蓄積された酸素は、ショットキー障壁高さを高くするという効果¹⁷⁾があるので、本報告のY/n-Si試料でも、界面の酸素が原因でショットキー障壁高さが高くなったと考えられる。このような界面の酸素の影響は、基板加熱や熱処理によるYとSiのシリサイド化の促進によって、減少させることができる。実際に、Yシリサイドが形成された試料では、Fig. 4(b)に示すように、界面のパイルアップした酸素をY/n-Si界面から押し出している。Fig. 2では、これに対応するように、基板加熱や熱処理した試料の接触抵抗率は、室温で作製したものより低下することがわかる。

4.2 積層膜の相互拡散・反応と接触抵抗率の関係

n-Siを用いた電子デバイスにY金属を適合させるためには、Y金属とはんだに濡れるFe, Ni, Cuとの積層構造が必要であるので、この積層構造の熱的安定性を検討した。Fig. 4(b)に示すように、Fe/Y/n-Si積層構造では、450°C以下では、YとFeの相互拡散、反応が進まないことがわかる。ところが、Ni/Y/n-SiとCu/Y/n-Si構造では、NiとY, CuとYの分布位置が入れ替わる現象が起こっている。つまり、n-Siと電極膜の界面にNiやCuシリサイドが形成されている。これらの入れ替わりの現象は、Pd/V/SiやNi/Nb/Si構造においても報告されている^{12, 18, 19)}。ここで、Fe/Y/n-Si構造の熱的安定性が最もよい理由は明かでないが、次に示すような性質により説明できると考えられる²⁰⁾。

まず、Fe, Ni, CuとYの状態図の違いがある。熱処理の際に、これらの金属とY金属との化合物が生成された場合、これらの化合物の生成は、多層膜構造の不安定性に関与すると考えられる。BrownとAshbyは、固相の相互拡散の活性化エネルギーが、合金の融点に比例していることを示した^{21, 22)}。2元系合金の場合、最も融点の低い化合物を生成するとき、最も原子の拡散速度が速くなる²³⁾。ここで、Y-Fe, Y-Ni, Y-Cuの2元系の最低の液相温度は、それぞれ、900, 802, 770°Cである²⁴⁾。これらの温度から、固相拡散の活性化エネルギーを見積もると、Y-Fe>Y-Ni>Y-Cuの順序になる。この傾向は、Figs. 4(a), 5, 6のAES深さ方向分析で観察された相互拡散の挙動と一致しており、実験結果が状態図から予測できることがわかる。

また、Fe, Ni, Cu, Yのシリサイドや、YとFe, Ni, Cuとの化合物の生成エネルギーや生成温度が、相互拡散に関与すると考えられる。Thompsonらは、Si基板上に形成した金属1 (M1) と金属2 (M2) の合金の反応について検討し、それらの反応をうまく予測している²⁵⁾。M1-Si, M2-SiとM1-M2の系で、シリサイド化の際の拡散種とそれぞれの反応温度 (T1, T2, Tm) が既知であれば、Si基板上のM1-M2合金の反応状態が予測できるというものである。ここで、Fe, Ni, Cuのシリサイド化の温度は、それぞれ400~600, 280, 200°Cである。Ni/Y/n-SiとCu/Y/n-Si試料においては、NiとCuのシリサイド化の温度は、Yのシリサイド化の温度 (360~400°C) より低く、NiとCuが、シリサイド化の際に主な拡散種であることがわかっている^{8, 26~29)}。

YとNi, Cuとの正確な反応温度は、調べられていないが、Figs. 5, 6のAESの深さ方向分析結果から、Y-Ni, Y-Cuの反応温度は、非常に低いことが容易にわかる。従って、Y-Ni, Y-Cuが低温で相互拡散し、さらに、生成温度がYシリサイドよりも低いNi, Cuシリサイドが、Si基板界面に形成されることが、Thompsonらのモデルより予想され、実際、実験的にも金属とSi基板界面には、生成温度の低いNi, Cuシリサイドが形成されていることが、Figs. 5, 6のAES深さ方向分析の結果からわかる。一方、Fe/Y/n-Siの場合には、Yシリサイドの生成温度がFeシリサイドよりも低く、Siが拡散種である³⁰⁾。この場合、低温の熱処理では、Thompsonらのモデルから、Yシリサイドが形成されることが予想され、これもFig. 4(a)のAES深さ方向分析の結果と一致している。このように、今回検討した多層膜の熱処理時の反応は、Thompsonらのモデルによっても、定性的に説明できることがわかる。

さらに、金属/n-Siの電気的特性の観点では、Si基板上に複合シリサイドが形成された場合、それらの複合シリサイドの相対量で変化するショットキー障壁高さを持つダイオードとなることが知られている^{31, 32)}。Fe/Y/n-Si試料の場合、接触抵抗率は、 $2 \times 10^{-4} \Omega \cdot \text{cm}^2$ と低い値をとり、その値は、450°Cの熱処理温度まで変化していない。450°C熱処理では、多層膜構造のそれぞれの層が相互拡散しているが、Si基板と表面のFe層の間には、Fig. 4(b)で示すように、Yが台形状に広がっており、Yシリサイドのみが存在している。Yシリサイドとn-Siとのショットキー障壁高さは、Feシリサイドに比べて低いので、Yシリサイドのみの形成が、Fig. 3に示された低接触抵抗率の要因であることがわかる。

一方、Ni/Y/n-SiとCu/Y/n-Si試料では、Figs. 5, 6, 8, 9に示すように、Ni, CuがYと容易に相互拡散し、Si基板との界面にNi, Cuシリサイドを生成する。Ni, Cuシリサイドのn-Siに対するショットキー障壁高さは、0.7~0.75と0.59~0.60eVと報告されており^{28, 29)}、これらの値は、Yシリサイドとn-Siとの値に比べて非常に大きい。Ni/Y/n-Si試料の場合、n-Siとの界面でのYに対するNiの量が、熱処理温度とともに増加している。従って、NiとYの複合シリサイドを考慮したとき、ショットキー障壁高さが単調に0.7~0.75eVに近づき、Fig. 3に示したように接触抵抗率が上昇すると考えら

れる。また、Cu/Y/n-Si試料の場合も、Si基板界面付近での複合シリサイドの形成の傾向は、Ni/Y/n-Si試料と似ている。つまり、250°Cと低い熱処理温度でも、Si基板との界面にショットキー障壁高さの高いCuシリサイドが形成されるために、接触抵抗率が急激に上昇している。さらに、330°C以上での熱処理では、試料表面が荒れてきており、as-depo.状態でSiと金属との界面にあるはずのYが、試料表面で酸化するといった変化をするために、熱処理温度が上がるにつれて、Fig. 3に示すような複雑な接触抵抗率の挙動を示すと考えられる。

5. まとめ

Sbを約 $2 \times 10^{18} \text{cm}^{-3}$ ドープしたn-Si基板（抵抗率 $0.01 \Omega \cdot \text{cm}$ ）に、高融点金属、貴金属、希土類金属等の様々な金属材料を通常のスパッタ法で成膜し、n-Siに対する接触抵抗率とそれらのショットキー障壁高さを測定した。この結果、接触抵抗率は、ショットキー障壁高さに依存することが確認された。今回検討した金属の中では、希土類金属のYのn-Siに対するショットキー障壁高さは、0.42eVと低く、接触抵抗率の値も $2 \times 10^{-4} \Omega \cdot \text{cm}^2$ と従来から使用されているCrやTiに比べて一桁以上低い値を示した。そこで、このY金属をSi基板のはんだ接合可能な裏面オーミック電極に適應させるために、はんだに濡れるFe、Ni、CuをそれぞれY金属上にさらに積層し、この積層構造の熱安定性について検討した。この結果、Fe/Y/n-Si試料の場合、450°C以下の熱処理では、 $5 \times 10^{-4} \Omega \cdot \text{cm}^2$ 以下と低い接触抵抗率を維持していた。これは、積層膜とn-Si界面には、ショットキー障壁高さの低いYシリサイドのみが形成されるためである。これに対して、NiやCuは、250°Cと低い熱処理温度でも、Yと相互反応し、n-Si基板界面にNiやCuシリサイドが形成された。NiやCuシリサイドのショットキー障壁高さは、Yシリサイドより高いために、熱処理にともない接触抵抗率の急激な増加がみられた。さらに、熱安定性の確認されたFe/Y/n-Si構造に、Fe膜表面の酸化を防止し、はんだの濡れ性を確保するためにAuを成膜した。一般に、Fe膜のはんだの濡れ性は、NiやCuに比べて劣るが、Au膜をやや厚く成膜することで、従来から使用されているAu/Ni構造と同等のはんだの濡れ性を実現できた。以上のような検討で、n-Siに対してはんだ接合が可能

であり、低接触抵抗率を示すAu/Fe/Y新規積層電極を開発し、その優れた性能を確認した。

参考文献

- 1) Sze, S. M. : Phys. of Semiconductor Devices, 2nd ed., (1981), Chap 5, 245～311, John Wiley & Sons, New York
- 2) Zaima, S., et al. : J. Appl. Phys., **74**(1993), 6703
- 3) Yamauchi, T., et al. : Appl. Surf. Sci., **56-58**(1992), 545
- 4) 多賀康訓, 他3名 : 特開平3-49661
- 5) Fujikawa, H. et al. : U.S. Patent No.5306950
- 6) Berger, H. H. : Solid State Electron., **15**(1972), 145
- 7) Rhoderich, E. H. and Williams, R. H. : Metal-Semiconductor Contacts, 2nd ed., (1988), 42, Clarendon press, Oxford
- 8) Murarka, S. P. : Microelectronic Mater. and Processes, Ed. by Levy, R. A., (1989), 275～323, Kluwer Academic Publishers
- 9) Kwok, K. KG. and Liu, R. : IEEE Trans. on Electron Devices, **37**(1990), 1535
- 10) Chang, C. Y., et al. : Solid-State Electron., **14**(1971), 541
- 11) Koleshko, V. M., et al. : Vacuum, **36**(1986), 669
- 12) Tu, K. N., et al. : Appl. Phys. Lett., **38**(1981), 626
- 13) Nordem, H., et al. : Appl. Phys. Lett., **38**(1981), 865
- 14) Gurvitch, M., et al. : Appl. Phys. Lett., **51**(1987), 311
- 15) Lee, T. L., et al. : J. Appl. Phys., **71**(1992), 3307
- 16) Baglin, J. E., et al. : Appl. Phys. Lett., **36**(1980), 594
- 17) Lien, C. -D. and Nicolet, M. -A. : J. Vac. Sci. Technol., **B2**(1984), 738
- 18) Horache, E., et al. : J. Appl. Phys., **69**(1991), 7029
- 19) Mayer, J. W. et al. : J. Appl. Phys., **50**(1979), 5857
- 20) Ono, H., et al. : Appl. Phys. Lett., **64**(1994), 1511
- 21) Ottaviani, G., et al. : J. Appl. Phys., **54**(1983), 4614
- 22) Brown, A. M. and Ashby, M. F. : Acta. Metall., **24**(1980), 1088
- 23) Li, J., et al. : J. Appl. Phys., **72**(1992), 2810
- 24) Massaiski, T. B. : Binary Alloy Phase Diagrams, (1986), 1126, 1775, 978, American Society for Metal
- 25) Thompson, R. D., et al. : J. Appl. Phys., **58**(1985), 705
- 26) Murarka, S. P. : J. Vac. Sci. Technol., **17**(1980), 775
- 27) Aboelfotoh, M. O., et al. : Phys. Rev. B, **41**(1990), 9819
- 28) Lagomarsino, S., et al. : J. Appl. Phys., **71**(1992), 1224
- 29) Ottaviani, G. : J. Vac. Sci. Technol., **16**(1979), 1112
- 30) Baglin, J. E. E., et al. : J. Appl. Phys., **52**(1981), 2841
- 31) Thompson, R., et al. : J. Appl. Phys., **52**(1981), 6763
- 32) Ohdomari, I. and Aochi, H. : Phys., Rev. B, **35**(1987), 682

著者紹介



藤川久喜 Hisayoshi Fujikawa

生年：1963年。
所属：薄膜・表面研究室。
分野：高誘電率絶縁膜の開発。
学会等：応用物理学会会員。



大脇健史 Takeshi Ohwaki

生年：1956年。
所属：薄膜・表面研究室。
分野：薄膜の表面・界面に関する解析的研究。
学会等：応用物理学会，日本化学会会員。
工学博士。



多賀康訓 Yasunori Taga

生年：1944年。
所属：デバイス部。
分野：機能薄膜の開発，表面・界面現象の解析。
学会等：応用物理学会，American Vacuum Soc., Materials Research Soc., 会員。
工学博士。