

低雑音増幅用GaAs MMIC

半導体デバイス研究室 田中雄一

GaAs MMIC for Low-noise Amplification

Yuichi Tanaka

近年，GaAsを中心とするIII-V族化合物半導体を用い，HEMT（ヘムト：High Electron Mobility Transistor）に代表されるような高周波用トランジスタやMMIC（Monolithic Microwave IC）の開発が精力的に進められてきている。当所でも準マイクロ波帯におけるMMIC作製技術および設計技術を開発し，小形で雑音特性に優れたワンチップ低雑音増幅器（Fig. 1）を試作した。

低雑音増幅器の役割は，受信後の極めて微弱な電波をできるだけ雑音を増加させずに増幅することである。低雑音増幅器を構成するには，HEMTを核とし，入力用，出力用の各整合回路，およびバイアス回路などが必要である。これら回路要素のすべてを同一半導体基板上に作製したものがMMICである。MMICはHIC（Hybrid IC）よりも組み付け誤差による特性のばらつきやサイズ，コストの面で大変有利となる。しかし，無調整とすること，HIC並の低雑音特性（ $NF = 1\text{dB}$ 前後）を得ること等が困難であった。

当所ではMMICの課題として，無調整化のためのHEMT特性均一性向上，および低雑音性能向上

のための周辺回路低損失化に取り組んだ。

MMIC用エピタキシャルウェハの層厚に多少の面内不均一性が存在しても，HEMTの特性均一性を確保するために独自の層構造を採用した。すなわち，HEMTの電子供給層をSiドープ量の異なる2層構造とし，低ドープ層にゲート電極を接触させることにした。その結果，良好な均一性とともにより，耐圧向上も実現した。

増幅器全体での雑音特性向上には，HEMT自身の雑音低減の他，入力整合部（Fig. 2）の回路損失低減を要する。そのため，入力整合回路に使用するスパイラルインダクタ（Fig. 1の渦巻状の線路素子）自体の低抵抗化を進めた。具体的には，Au線路形成時の微細パターンメッキ技術を改良し， $6\mu\text{m}$ 厚まで厚膜化した。

さらに，入力整合回路全体の損失分を最小とするための整合回路の最適化を行った。Fig. 2の L_s を従来の定数より大きくして損失低減を図り，その場合の整合を保つために C_s を追加した新しい回路構成にした。

これらの工夫により，準マイクロ波帯MMIC低雑音増幅器においてHIC並の低雑音特性（雑音指数 $NF = 1.3\text{dB}$ @ 1.6GHz ）を実現できた。チップサイズは $1.3\text{mm} \times 1.5\text{mm}$ と大変小さく，自動車電話，GPS（Global Positioning System）などの車載用電波利用機器への応用展開が期待できる。

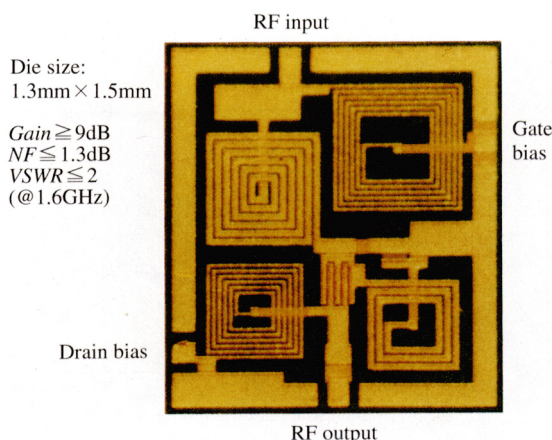


Fig. 1 Microscope photograph of the GaAs MMIC for low-noise amplification.

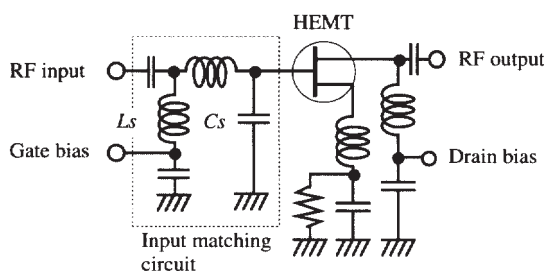


Fig. 2 Schematic diagram of the MMIC circuit.