

パワーMOSFETアバランシェ破壊予測

半導体デバイス研究室 上杉勉

Prediction for Avalanche Induced Failure of Power MOSFET

Tsutomu Uesugi

1. はじめに

車載アクチュエータ制御用素子として注目されているパワーMOSFETのアバランシェ破壊耐量は、デバイス構造に強く依存するため、デバイス設計段階での検討が必要不可欠となる。今回は、パワーMOSFET破壊耐量検討用の回路シミュレーションデバイスモデルを検討した。

2. 破壊メカニズムの検討

アバランシェ破壊メカニズム確認のため、2次元デバイスシミュレーションによりインダクタンス負荷駆動における過渡解析を行った。これより、寄生バイポーラトランジスタ動作に伴う素子破壊は、寄生バイポーラトランジスタ動作に伴う素子耐圧の低下による電流集中が原因であることがわかった。

3. 回路シミュレーション用デバイスモデルの検討

回路シミュレーションによりアバランシェ破壊を予測するため、回路シミュレーション用のデバイスモデルを検討した。使用した回路シミュレータはPSPICEである。上記考察から、寄生バイポーラトランジスタ動作に伴う耐圧低下をシミュレートする必要がある。そこでこの耐圧低下をシミュ

レートするため、Fig. 1に示す網かけ部の電流制御型スイッチ (SW (I_c)), 寄生バイポーラトランジスタが動作した時に得られる耐圧を有するダイオード (D_z), 寄生バイポーラトランジスタのコレクタ電流をモニタする電圧源 (V) を従来モデルに付加したデバイスモデルを考案した。Fig. 2は本等価モデルを用いてボディ抵抗 (Fig. 1中のR_B) の異なる2つのセル (セル1のボディ抵抗を1.5kΩ, セル2のボディ抵抗を2.0kΩに設定) を並列接続して過渡解析を行った結果を示す。これより、0.9msecにおいて素子がオフした直後、寄生バイポーラトランジスタ動作に伴うセル耐圧の低下ならびにボディ抵抗の高いセル2への電流集中が再現されていることがわかった。

4. まとめ

新規の回路シミュレーション用パワーMOSFETデバイスモデルを考案し、本モデルにより寄生バイポーラトランジスタ動作に伴う電流集中現象が再現され、パワーMOSFETの高アバランシェ破壊耐量化検討に回路シミュレーションの適用が可能であることが確認された。

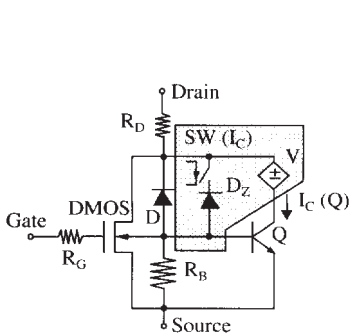
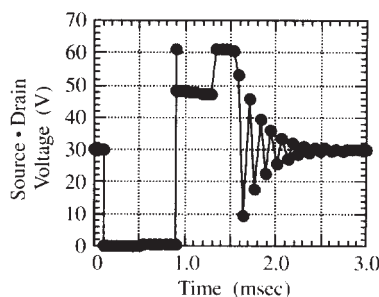
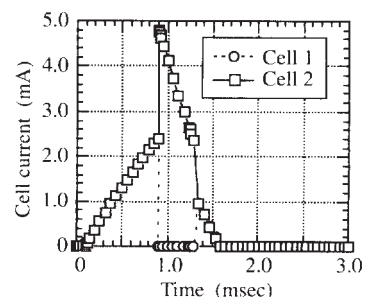


Fig. 1 New DMOS cell model for circuit simulation.



(a) Source-Drain Voltage



(b) Cell current

Fig. 2 Transient characteristics of DMOS cells predicted by circuit simulation.